

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード* (参考)
H 0 1 L 33/00		H 0 1 L 33/00	C 5 F 0 4 1
H 0 1 S 5/323		H 0 1 S 5/323	E 5 F 0 7 3

審査請求 未請求 請求項の数4 O L (全 8 頁)

(21) 出願番号 特願2000-156223 (P2000-156223)  
(22) 出願日 平成12年5月26日 (2000.5.26)

(71) 出願人 000005049  
シャープ株式会社  
大阪府大阪市阿倍野区長池町22番22号  
(72) 発明者 山本 健作  
大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内  
(72) 発明者 幡 俊雄  
大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内  
(74) 代理人 100064746  
弁理士 深見 久郎

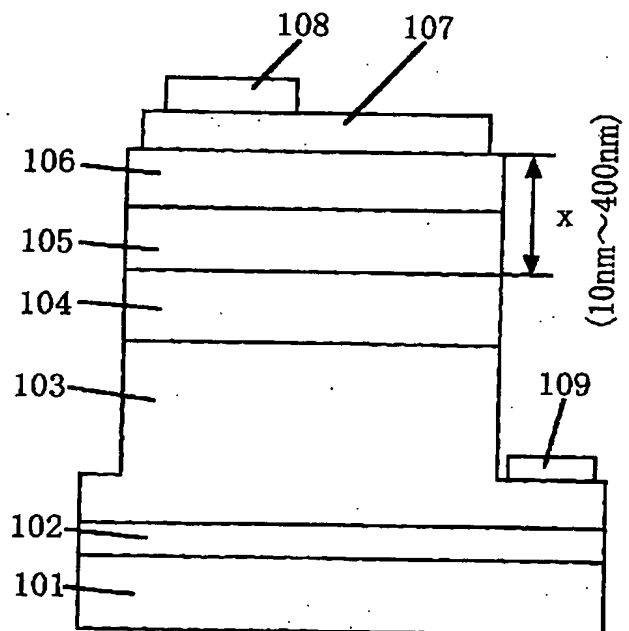
最終頁に続く

(54) 【発明の名称】 窒化ガリウム系化合物半導体素子

(57) 【要約】

【課題】 窒化ガリウム系化合物半導体発光素子において、発光強度と光取出し効率の改善、および低い動作電圧の実現を可能ならしめる。

【解決手段】 窒化ガリウム系化合物半導体発光素子は、基板101上において順に積層された $Al_xGa_yIn_{1-x-y}N$  ( $0 \leq x < 1$ ;  $0 < y \leq 1$ ;  $0 < x+y \leq 1$ ) 活性層104、p型半導体層105、106、および金属Pd薄膜電極層107を少なくとも含み、その活性層104とPd薄膜107との間隔が10nm以上で400nm以下であることを特徴としている。



## 【特許請求の範囲】

【請求項1】 基板上において順に積層された $Al_xGa_yIn_{1-x-y}N$  ( $0 \leq x < 1$ ;  $0 < y \leq 1$ ;  $0 < x+y \leq 1$ ) 活性層、p型半導体層、および金属Pd薄膜を少なくとも含み、

前記活性層と前記Pd薄膜との間隔が10nm以上で400nm以下であることを特徴とする窒化ガリウム系化合物半導体素子。

【請求項2】 前記Pd薄膜は0.5nm以上で20nm以下の厚さを有していることを特徴とする請求項1に記載の窒化ガリウム系化合物半導体素子。

【請求項3】 前記基板はGa<sub>2</sub>Nからなることを特徴とする請求項1または2に記載の窒化ガリウム系化合物半導体素子。

【請求項4】 基板上において、少なくとも $Al_xGa_yIn_{1-x-y}N$  ( $0 \leq x < 1$ ;  $0 < y \leq 1$ ;  $0 < x+y \leq 1$ ) 活性層、p型半導体層、および金属Pd薄膜をこの順に形成し、

その後、不活性ガス雰囲気中または真空中において400℃以上で600℃以下の基板温度のもとで1分以上10分以下の時間だけアニールが行なわれることを特徴とする窒化ガリウム系化合物半導体素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は窒化物系半導体素子に関し、特に、窒化ガリウム系化合物半導体素子の特性改善に関するものである。

## 【0002】

【従来の技術】従来の窒化ガリウム系半導体発光素子においては、通常はサファイア等の絶縁性基板が用いられている。絶縁性基板が用いられた発光素子では、半導体層が形成された基板の表面側とは逆の裏面側に電極を設けた構造を採用することが困難である。したがって、たとえば特開平9-129932号公報に開示されているように、半導体層が形成される基板の表面側にp型とn型の両電極を設けた構造が採用されている。

【0003】図7において、従来技術による発光ダイオード(LED)の積層構造の一例が模式的な断面図で示されている。この発光ダイオードは、サファイア基板701上に順次積層されたGa<sub>2</sub>Nバッファ層702、Siドープされたn型Ga<sub>2</sub>N層703、活性発光層704、Mgドープされたp型AlGa<sub>2</sub>N層705、およびMgドープされたp型Ga<sub>2</sub>Nキャップ層706を含んでいる。p型Ga<sub>2</sub>Nキャップ層706上の少なくとも一部の領域にNiまたはPdからなる透光性のp型電極層707が形成されており、この透光性電極層707上の一部の領域に外部への電気的接続用のAuパッド電極708が形成されている。また、n型Ga<sub>2</sub>N層703のうちでドライエッチングによって露出された一部の領域にn型電極709が形成されている。

【0004】特開平9-129932号公報は、図7に示されているような発光ダイオードにおいて、透光性のp型電極層707の材料をNiからPdに変更することによって光出力が30%高くなる旨を報告している。しかし、そのようなPdの透光性電極707を用いても、発光ダイオードの動作電圧等の他の特性については改善されていない。

【0005】また、図7に示されているような発光ダイオードをリードフレーム、回路基板、ケース部品等のマウント部上へ固定するに際して、半導体層側を下にして固定する方法では各電極へ通電するための工夫が必要であって生産性が悪くなるので、一般には半導体層側を上にして固定する方法が採用されている。したがって、発光素子内部で生じた発光を効率的に外部へ取出せるように、p型オーミック電極層707が、上述のように透光性のものにされている。

## 【0006】

【発明が解決しようとする課題】上述のように、従来技術による窒化ガリウム系半導体発光素子においては、高い発光強度を有する発光素子の作製が可能であるとしても、発光効率、光の外部への取出し効率、動作電圧等の他の特性については、さらなる改善が望まれている。

【0007】このような状況において、本発明者たちが窒化ガリウム系半導体発光素子について詳細に検討したところ、InGa<sub>2</sub>N活性化層およびその近傍の特にp型半導体層中にMg-H結合によるHが混入されており、ドーパントMgの活性化率が悪くて、そのために発光効率が低下していることが見出された。

【0008】このような本発明者たちが見出した知見に基づいて、本発明は、p型コンタクト層、p型クラッド層、および活性層中の水素(H)を層外へ効率よく排出してp型ドーパントの活性化率を高めることによって、発光効率と外部への光取出し効率とが改善されかつ低い動作電圧を有し、さらに通電履歴による発光強度の減少が抑制され得る発光素子を提供することを目的としている。

## 【0009】

【課題を解決するための手段】本発明による窒化ガリウム系化合物半導体素子は、基板上において順に積層された $Al_xGa_yIn_{1-x-y}N$  ( $0 \leq x < 1$ ;  $0 < y \leq 1$ ;  $0 < x+y \leq 1$ ) 活性層、p型半導体層、および金属Pd薄膜を少なくとも含み、その活性層とPd薄膜との間隔が10nm以上で400nm以下であることを特徴としている。

【0010】Pd薄膜は0.5nm以上で20nm以下の厚さを有していることが好ましい。また、基板はGa<sub>2</sub>Nからなることが好ましい。

【0011】本発明による窒化ガリウム系化合物半導体素子の製造方法は、基板上において、少なくとも $Al_xGa_yIn_{1-x-y}N$  ( $0 \leq x < 1$ ;  $0 < y \leq 1$ ;  $0 < x+y$

$y \leq 1$ ) 活性層、p型半導体層、および金属Pd薄膜をこの順に形成し、その後に、不活性ガス雰囲気中または真空中において400℃以上で600℃以下の基板温度のもとで1分以上で10分以下の時間だけアニールが行なわれることを特徴としている。

#### 【0012】

【発明の実施の形態】以下において図面を参照しつつ本発明の実施の形態の具体例としてのいくつかの実施例が説明されるが、本発明はこれらの実施例に限定されるものではない。なお、本発明における窒化ガリウム化合物半導体素子の活性層には、V族元素としてAsやPが含まれてもよい。

【0013】(実施例1)図1において、本発明の実施例1による半導体発光素子の積層構造が模式的な断面図で示されている。この発光素子は、サファイア基板101上に順に積層されたGaNバッファ層102、n型GaN層103、 $\text{In}_{0.02}\text{Ga}_{0.98}\text{N}$ 活性層104、p型 $\text{Al}_{0.08}\text{Ga}_{0.92}\text{N}$ 層105、Mgドープされたp型GaN層106を含んでいる。p型GaN層106上の少なくとも一部の領域には0.5~20nmの厚さを有する金属Pdの透光性薄膜電極層107が形成されており、その上の一部の領域にAu電極パッド108が形成されている。また、n型GaN層103のうちでドライエッチングによって露出された一部の領域にn型電極109が設けられている。

【0014】このような半導体発光素子の製造方法においては、MOCVD(有機金属化学気相析出)法が利用される。まず、 $\text{H}_2$ 雰囲気中で、サファイア基板101を1050℃に加熱して、その基板の表面処理が行なわれる。その後、基板温度が500℃にまで下げられ、25nmの厚さを有するGaNバッファ層102が形成される。次に、基板温度を1020℃まで速やかに昇温して厚さ4μmのn型GaN層103を成長させ、さらに800℃以下の基板温度のもとでノンドープまたはSiドープの $\text{In}_{0.02}\text{Ga}_{0.98}\text{N}$ 活性層104が30nmの厚さに成長させられる。その後、1020℃の基板温度のもとで、p型 $\text{Al}_{0.08}\text{Ga}_{0.92}\text{N}$ 層105とp型GaNキャップ層106とが順に形成され、これら両層の合計厚さが10~400nmの範囲内になるように設定される。

【0015】このようにサファイア基板上に形成された複数の半導体層を含む積層体は、800℃において10分間アニール処理される。このアニール処理は、窒化ガリウム系半導体からなるp型層に含まれるp型ドーパントを活性化することによって、そのp型半導体層を低抵抗にするために行なわれる。

【0016】その後、n型電極109を形成するために、キャップ層106上にレジストを塗布してフォトリソグラフィによってパターンニングを行ない、複数の半導体層を含む積層体の一部をドライエッチングで除去する

ことによって、n型GaN層103の一部領域が露出させられる。こうして露出させられた一部のn型GaN層領域上に、n型電極109が形成される。さらに、キャップ層106上に再びレジストを塗布してフォトリソグラフィによりパターンニングを行ない、そのp型GaNキャップ層106上の一部の領域に金属Pd薄膜からなる透光性のp型電極層107が0.5~20nmの範囲内の厚さに蒸着される。これと同様の手順によって、p型電極層107上の一部の領域に、500nm以上の厚さを有するAu電極パッド108が形成される。さらに、複数の半導体層を含む積層体を覆うように厚さ100~500nmの $\text{SiO}_2$ 誘電体膜(図示せず)がスパッタリングによって形成される。その後、アニール炉中で $\text{N}_2$ もしくはArの不活性ガス中または真空中において400~600℃の温度のもとで1~10分の時間だけ半導体積層体のアニールが行なわれ、これによってp型とn型の両電極ともに良好なオーミック接触を得ることができた。

【0017】このようにして得られた実施例1による発光素子の特性が調べられた。その特性の一例としては、活性層104とp型電極層107との間の間隔が300nmの場合に、注入電流 $I=20\text{mA}$ による発光強度は2.2mWであった。

【0018】図3は、図1に示されているような積層構造を有する発光素子におけるp型金属電極層107の膜厚と動作電圧との関係を示すグラフである。すなわち、このグラフの横軸はp型金属電極膜厚(nm)を表し、縦軸は動作電圧(V)を表している。また、曲線31は従来技術による発光素子の動作電圧特性を表し、曲線32は実施例1による発光素子の動作電圧特性を表している。

【0019】図3のグラフにおいて、活性層104とp型電極層107との間隔は400nmであり、注入電流は $I=20\text{mA}$ であった。また、従来技術による発光素子は、p型電極層107としてNi膜が用いられたことのみにおいて実施例1と異なっていた。このような従来技術による発光素子において、そのNi膜の厚さが10nmの場合に動作電圧が3.3Vであり、Ni電極層が薄くなるに従って動作電圧が上昇した。他方、実施例1においてはPd電極層の厚さが10nmの場合にその発光素子が3.1Vで動作し、Pd電極層の厚さの減少に伴う動作電圧の上昇はNi電極層の場合に比較して少し抑制されていた。しかし、Ni電極層とPd電極層のいずれの場合においても、それらの膜厚が0.5nmより薄くなれば動作電圧の顕著な上昇が生じた。また、発光素子から外部への光取出し効率に関しては、p型電極層の膜厚が20nmより厚くなれば顕著にその効率が悪化し、光出力が急激に低下した。これらのことから、本実施例におけるPd電極層107の膜厚は、0.5~20nmの範囲内にあることが好ましいことがわかる。

【0020】さらに検討したところ、Pd電極層107の膜厚が3.5nmのときに動作電圧が3.3Vで、その膜厚が7nmのときに動作電圧が3.2Vであった。しかし、Pd電極の膜厚が2nmの場合に光出力がその電極面全体に均一に広がらずに低くなる傾向にあり、15nmより厚くなれば発光層104からの光がPd電極層によって遮られる割合が増加して光出力が低下する傾向にある。このようなことから、本実施例におけるPd電極層の膜厚は、2nm以上で15nm以下であることがさらに好ましいことがわかる。

【0021】図4は、実施例1による発光素子における活性層104とp型電極層107との間の距離が動作電圧に及ぼす影響を示すグラフである。すなわち、このグラフの横軸は活性層-p型電極間の距離(nm)を表し、縦軸は動作電圧(V)を表している。また、曲線41は、実施例1の発光素子についての測定結果を表している。このグラフから、実施例1による発光素子においては、活性層-p型電極間の距離が400nm以下のときに動作電圧が減少していることがわかる。これは、活性層-p型電極間の距離を適切にすることによって、p型半導体層106と105および活性層104からのHの排出がPd電極層107の存在によって効率よく行なわれるためであると考えられる。なぜならば、Pdは水素を吸収し得る金属だからである。他方、活性層-p型電極間の距離が10nmより小さい場合には、発光素子からの発光が確認できなかった。したがって、活性層-p型電極間の距離は、10~400nmの範囲内にあることが好ましいことがわかる。

【0022】図5は、発光素子における活性層-p型電極間の距離が発光強度に及ぼす影響を示すグラフである。すなわち、このグラフにおいて、横軸は活性層-p型金属電極間の距離(nm)を表し、縦軸は発光強度(mW)を表している。また、曲線51は実施例1の発光素子における測定結果を表している。このグラフからわかるように、実施例1の発光素子においては、活性層-p型電極間の距離のみを変化させた場合に、活性層-p型電極間に存在するp型半導体層105と106の合計厚さが100~400nmの範囲内にある場合に発光強度が高く、約2.2mWの発光強度が得られた。これは、活性層-p型電極間の距離が100nmより小さい場合にはその間に存在するp型半導体層105と106の働きが不十分となり、400nmより大きい場合にはPd電極層107によるHの除去効果が十分に得られなくなって、効率のよい発光強度が得られなくなるからであると考えられる。したがって、図5に示された発光強度の観点から、活性層-p型電極層間の距離は、100~400nmの範囲内にあることが好ましいことがわかる。

【0023】図6は、活性層-p型電極間の距離が発光素子の通電試験履歴による発光強度の低下割合に及ぼす

影響を示すグラフである。すなわち、このグラフにおいて、横軸は活性層-p型電極間の距離(nm)を表し、縦軸は初期発光強度に対する通電試験履歴後の発光強度の割合、すなわち通電後発光強度/初期発光強度(a.u.; 任意単位)を表している。また、曲線61は実施例1による発光素子についての測定結果を表し、曲線63は従来例による発光素子についての測定結果を表している。この従来例による発光素子は、Pd電極層107がNi電極層に置換えられていることのみにおいて異なっていた。

【0024】図6のグラフから明らかなように、実施例1と従来例とによるいずれの発光素子においても、活性層-p型電極間の距離が200nm以上のときに通電試験履歴による発光強度の減少が抑制されることがわかる。しかし、活性層-p型電極間の距離が200nmの場合に、従来例の発光素子においては初期と通電試験履歴後の発光強度比が0.85であるのに対して、本実施例の発光素子においてはその発光強度比が0.88に改善されている。他方、活性層-p型電極間の距離が400nmより大きくなれば、Pd電極層107による脱水素の効果が不十分となって高効率の光出力が得られなくなる。したがって、通電試験履歴による発光効率の低下を防止するとともに高効率の光出力を得るためには、活性層-p型電極間の距離は200~400nmの範囲内にあることが特に好ましいことがわかる。

【0025】上述のように、Pdは水素を吸収する金属である。したがって、実施例1においてNiと異なるPdをp型金属電極層107として用い、かつ活性層-p型電極間の距離を適切な値に調節することによって、発光素子中のp型半導体層106と105および活性層104中に存在するHを効率よく排出させることができた。このことによって、従来技術による発光素子と比較して、動作電圧が低減され、発光強度が高められ、さらに通電試験履歴後においても発光強度の減少が抑制される効果が得られた。

【0026】すなわち、実施例1の半導体発光素子においては、活性層-p型電極間の距離を10~400nmの範囲内の適切な厚さに設定するとともに、p型金属Pd電極層を用いることによって、半導体層中に含まれるHを効率的に排出することができて、p型半導体層および活性層中のドーパントの活性化率を高めることができた。その結果、p型電極層を0.5nmまで薄くしても動作電圧の上昇を抑制することができ、高い発光強度が得られ、なおかつ通電試験履歴による発光強度の減少が抑制されるという特性改善効果が確認された。

【0027】なお、p型電極107とn型電極109において良好なオーミック接触を得るために、それぞれの電極のオーミック化熱処理は同時に行なわれてもよいし、別々に行なわれてもよい。すなわち、p型GaNキャップ層106上の一部に形成された金属Pd電極層1

07は、アロイ炉内において $N_2$ もしくは $Ar$ の不活性ガス中または真空中において $400\sim600^\circ C$ の範囲内の温度で1～10分の時間だけオーミック化熱処理される。 $n$ 型電極109も同様に、アロイ炉内において $400\sim600^\circ C$ の範囲内の温度で1～10分間の時間だけオーミック化熱処理される。

【0028】なお、実施例1の変更例においては、MOCVD法を利用して、 $Si(111)$ 基板を $1020^\circ C$ に加熱してその上に厚さ $80\text{ nm}$ の $AlN$ 層と厚さ $4\text{ }\mu\text{ m}$ の $n$ 型 $GaN$ 層を順に成長させ、その後に $800^\circ C$ 以下の基板温度の下でノンドープまたは $Si$ ドープの $In_{0.02}Ga_{0.98}N$ 層を $30\text{ nm}$ の厚さに成長させる。さらに、 $1020^\circ C$ の基板温度の下で $p$ 型 $Al_{0.08}Ga_{0.92}N$ 層と $p$ 型 $GaN$ キャップ層を順に成長させ、この際に、これら両層の合計厚さが $10\sim400\text{ nm}$ の範囲内に設定される。そして、 $0.5\sim20\text{ nm}$ の範囲内の厚さの $Pd$ 透光性電極を用いて作製されたこの変更例による窒化ガリウム系化合物半導体素子においても、上述の実施例1の場合と同様な効果が得られた。

【0029】(実施例2)図2において、本発明の実施例2による半導体発光素子の積層構造が模式的な断面図で示されている。この発光素子は、 $GaN$ 基板201上に順に積層された $n$ 型 $GaN$ 層202、 $In_{0.02}Ga_{0.98}N$ 活性層203、 $p$ 型 $Al_{0.08}Ga_{0.92}N$ 層204、 $Mg$ ドープされた $p$ 型 $GaN$ 層205を含んでいる。 $p$ 型 $GaN$ 層205上の少なくとも一部の領域に $0.5\sim20\text{ nm}$ の厚さを有する金属 $Pd$ の透光性薄膜電極層206が形成されており、その上の一部の領域に $Au$ 電極パッド207が設けられている。さらに、導電性の $GaN$ 基板201の裏面上の少なくとも一部の領域には、 $n$ 型電極層208が形成されている。

【0030】このような半導体発光素子の製造方法においては、まず、HVPE(ハライド気相成長)法を用いて、 $GaN$ 基板201が作製される。その後、MOCVD法が利用される。まず、 $H_2$ 雰囲気中で $GaN$ 基板201が $1050^\circ C$ に加熱され、その基板の表面処理が行なわれる。その後、 $1020^\circ C$ の基板温度のもとで $n$ 型 $GaN$ 層202を $4\text{ }\mu\text{ m}$ の厚さに成長させるとともに、 $800^\circ C$ 以下の基板温度のもとでノンドープまたは $Si$ ドープの $In_{0.02}Ga_{0.98}N$ 活性層203が $30\text{ nm}$ の厚さに成長させられる。さらに、 $1020^\circ C$ の基板温度のもとで、 $p$ 型 $Al_{0.08}Ga_{0.92}N$ 層204と $p$ 型 $GaN$ キャップ層205が順に積層され、これら両層の合計厚さが $10\sim400\text{ nm}$ の範囲内になるように設定される。

【0031】その後、 $GaN$ 基板201の裏面にレジストを塗布してフォトリソグラフィによってパターンニングを行ない、蒸着によって所定パターンの $n$ 型電極208が形成される。次に、 $p$ 型 $GaN$ キャップ層205上にレジストを塗布してフォトリソグラフィによってパター

ニングを行ない、 $0.5\sim20\text{ nm}$ の範囲内の厚さを有する $p$ 型 $Pd$ 電極層206が蒸着によって所定のパターンに形成される。同様にして、この $Pd$ 電極層206上に、 $500\text{ nm}$ 以上の厚さを有する $Au$ 電極パッド207が所定のパターンに形成される。さらに、複数の半導体層を含む積層体を覆うように、 $100\sim500\text{ nm}$ の範囲内の厚さを有する $SiO_2$ 誘電体膜(図示せず)がスパッタリングによって形成される。最後に、アニール炉内において、 $N_2$ もしくは $Ar$ の不活性ガス中または真空中で、 $400^\circ C\sim600^\circ C$ の温度で1～10分の時間だけアニールが行なわれ、 $p$ 型と $n$ 型の両電極206と208ともに良好なオーミック接触が得られた。

【0032】この実施例2の発光素子において得られた典型的な特性としては、活性層- $p$ 型電極間の距離が $300\text{ nm}$ の場合に、注入電流 $I=20\text{ mA}$ による発光強度が $3.4\text{ mW}$ であった。

【0033】図4のグラフにおいて、曲線42は実施例2による発光素子において注入電流 $I=20\text{ mA}$ の場合に活性層- $p$ 型電極間の距離が動作電圧に及ぼす影響を示している。このグラフからわかるように、実施例1の発光素子によれば活性層- $p$ 型電極間の距離が $400\text{ nm}$ である場合に動作電圧が $3.3\text{ V}$ であるのに対して、実施例2の発光素子では同じ条件で $3.0\text{ V}$ 程度まで動作電圧を低減させることができる。

【0034】図5のグラフにおいて、曲線52は実施例2による発光素子における活性層- $p$ 型電極間の距離が発光強度に及ぼす影響を示している。このグラフからわかるように、実施例2による発光素子の発光強度は、実施例1による発光素子に比べて発光強度が顕著に高められている。このことから、発光強度の観点からは、発光素子の基板として実施例1のようにサファイア基板を用いるよりも実施例2のように導電性 $GaN$ 基板を用いることが好ましいことがわかる。

【0035】図6のグラフにおける曲線62は、実施例2による発光素子における活性層- $p$ 型電極間の距離が通電試験前後の発光強度比に及ぼす影響を示している。このグラフからわかるように、実施例1の発光素子によれば活性層- $p$ 型電極間の距離が $200\text{ nm}$ 以上において通電試験前後の発光強度比が $0.88$ 程度であるのに対して、実施例2の発光素子においては同じ条件のもとで $0.99$ 程度であり、実施例1の場合に比べてさらに改善されていることがわかる。

【0036】実施例2における上述のような効果の原因としては、サファイア基板上の半導体層のヘテロ成長とは異なって $GaN$ 基板上にホモ成長によって半導体層が積層されているので、格子定数差による歪が軽減されて半導体層間の結合がサファイア基板上の場合に比べて規則正しく行なわれているからであると考えられる。その結果、活性層203に取込まれていた $H$ を排出する効果が高まったことが主要な理由であると考えられる。

【0037】なお、実施例2におけるp型電極206とn型電極208のオーミック化処理は、実施例1の場合と同様の条件で同時に行なわれてもよいし、別々に行なわれてもよい。また、GaN基板としては、GaAs、ZnO、またはSiCなどの基板上に形成されたGaN層が用いられてもよい。

【0038】

【発明の効果】以上のように、本発明によれば、窒化ガリウム系化合物半導体発光素子において活性層-p型電極間の距離を10～400nmの範囲内の適切な値にするとともに透光性Pd電極を用いることによって半導体層中のHの排出を促進し、p型GaN層および活性層におけるドーパントの活性化率を向上させることが可能である。したがって、従来の発光素子に比べて、本発明による発光素子では外部への光取出し効率と動作電圧が改善され、さらに通電試験履歴による発光強度の減少が抑制されるように改善され得る。

【0039】さらに、導電性のGaN基板上に発光素子を形成することによって、サファイア基板を用いた場合のようなヘテロ接合による格子不整合を低減させることができ、その結果として基板上的複数の半導体結晶層相互の結合が規則正しく行なわれ、半導体層中からのHの排出がさらに効率よくなされ得る。したがって、GaN基板を用いた本発明による発光素子においては、サファイア基板を用いた場合に比べて、さらに強い発光強度およびさらに低い動作電圧を得ることが可能となるとともに、通電試験前後における発光強度の比率の低下も抑制され得ることになる。

【図面の簡単な説明】

【図1】 本発明の実施例1による発光ダイオードの積層構造を示す模式的な断面図である。

【図2】 本発明の実施例2による発光ダイオードの積

層構造を示す模式的な断面図である。

【図3】 実施例1による発光素子におけるp型金属電極薄膜の厚さと動作電圧との関係を従来技術による発光素子との比較において示すグラフである。

【図4】 実施例1と2による発光素子における活性層-p型電極間の距離が動作電圧に及ぼす影響を示すグラフである。

【図5】 実施例1と2による発光素子における活性層-p型金属電極間の距離が発光強度に及ぼす影響を示すグラフである。

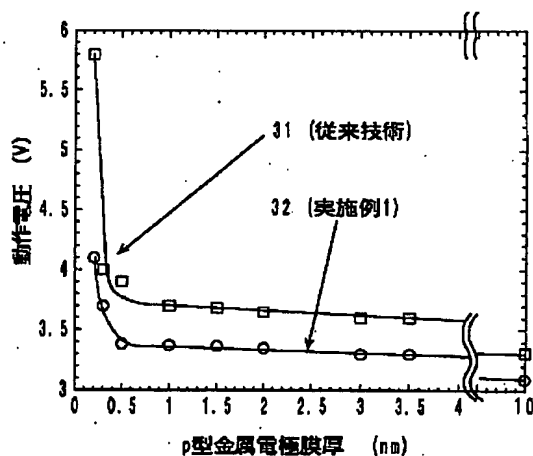
【図6】 実施例1と2による発光素子における活性層-p型電極間の距離が通電試験前後の発光強度比に及ぼす影響を従来例の発光素子との比較において示すグラフである。

【図7】 従来の発光素子の積層構造を示す模式的な断面図である。

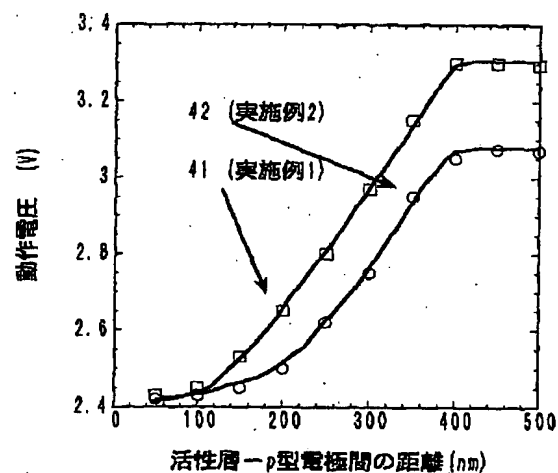
【符号の説明】

101 サファイア基板、102 GaNバッファ層、103 n型GaN層、104 InGaN活性層、105 p型AlGaNクラッド層、106 p型GaNコンタクト層、107 金属Pd薄膜電極層、108 Au電極パッド、109 n型電極、201 GaN基板、202 n型GaN層、203 InGaN活性層、204 p型AlGaNクラッド層、205 p型GaNコンタクト層、206 金属Pd薄膜電極層、207 Au電極パッド、208 n型電極、701 サファイア基板、702 GaNバッファ層、703 n型GaN層、704 InGaN活性層、705 p型AlGaNクラッド層、706 p型GaNコンタクト層、707 PdまたはNiの金属薄膜電極層、708 Au金属パッド、709 n型電極。

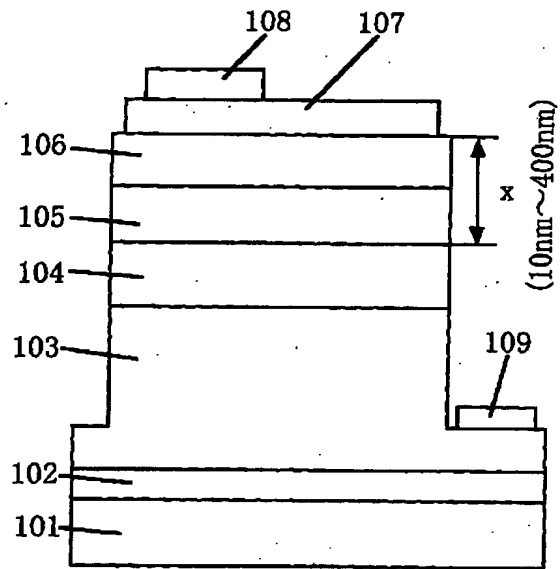
【図3】



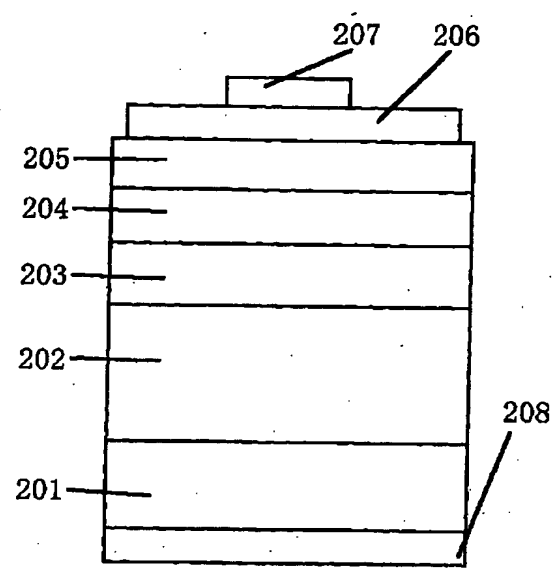
【図4】



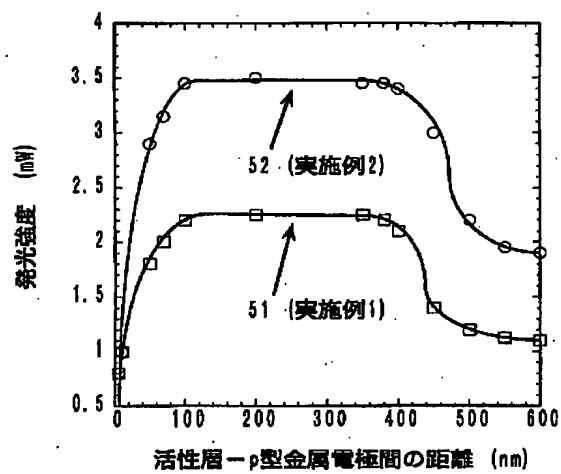
【図1】



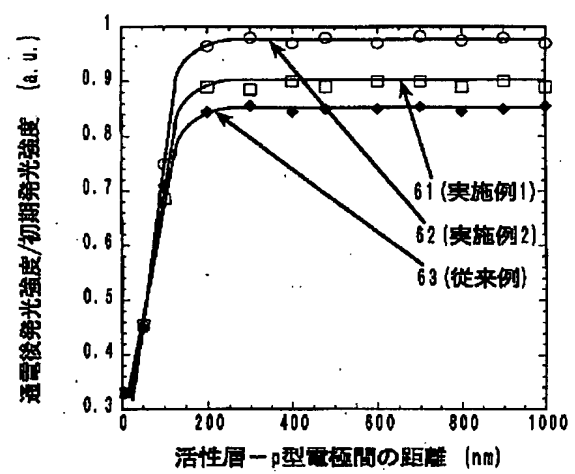
【図2】



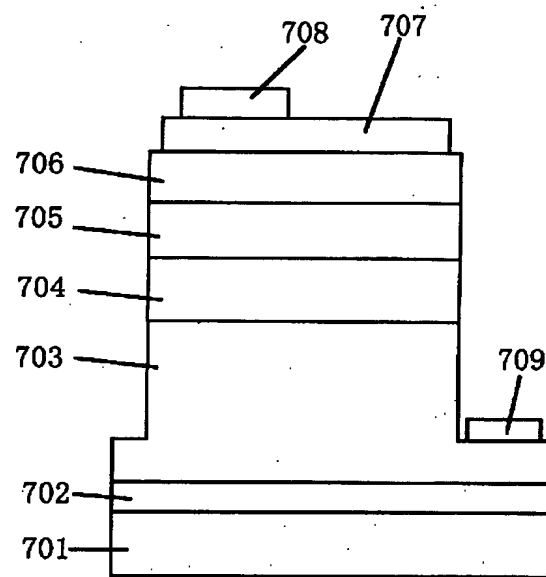
【図5】



【図6】



【図7】



フロントページの続き

Fターム(参考) 5F041 AA24 CA33 CA34 CA40 CA46  
CA57 CA64 CA65 CA73 CA83  
CA88  
5F073 AA55 CA17 CB05 CB07 CB10  
CB22 DA05 EA29